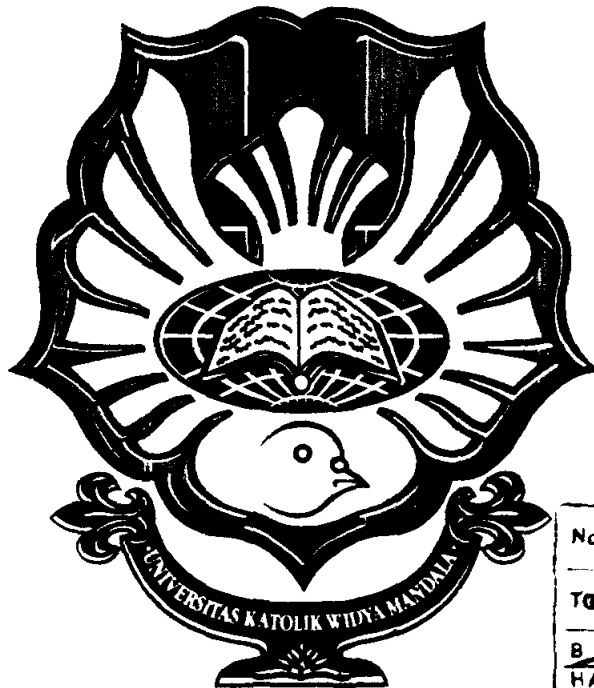


# PERENCANAAN DAN PEMBUATAN UNBALANCE VOLTAGE PROTECTION

## SKRIPSI



Oleh :

NAMA : DIDIK BUDIANTA

NRP : 5103094029

NIRM : 94.7.003.31073.06033

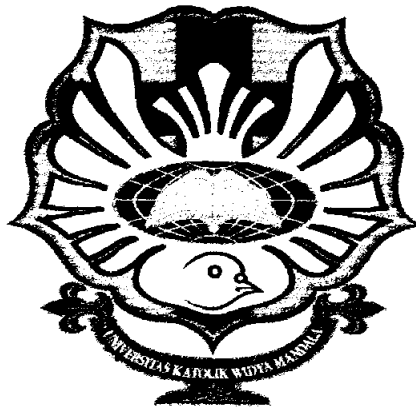
No. JNDUK	0450/2001
TGL. TERIMA	21. 9. 00
<del>BEI</del> HADI-H	
No. BUKU	FT-e Bud pd-1
KCP: KE	1 (satu)

JURUSAN TEKNIK ELEKTRO  
FAKULTAS TEKNIK  
UNIVERSITAS KATOLIK WIDYA MANDALA  
SURABAYA  
2000

**PERENCANAAN DAN PEMBUATAN  
UNBALANCE VOLTAGE PROTECTION**

**SKRIPSI**

**DIAJUKAN KEPADA  
FAKULTAS TEKNIK  
UNIVERSITAS KATOLIK WIDYA MANDALA**



**UNTUK MEMENUHI SEBAGIAN PERSYARATAN  
MEMPEROLEH GELAR SARJANA TEKNIK  
BIDANG TEKNIK ELEKTRO**

**OLEH:**

**NAMA : DIDIK BUDIANTA**

**NRP : 5103094029**

**NIRM : 94.7.003.31073.06033**

**JULI 2000**

## LEMBAR PENGESAHAN

Ujian Skripsi bagi mahasiswa tersebut di bawah ini :

NAMA : Didik Budianta

NRP : 5103094029

NIRM : 94.7.003.31073.06033

Telah diselenggarakan pada :

Tanggal : 20 Juli 2000

Karenanya yang bersangkutan dengan skripsi ini dinyatakan telah memenuhi

Sebagian persyaratan kurikulum guna memperoleh gelar SARJANA


TEKNIKbidang TEKNIK ELEKTRO

Surabaya, 20 Agustus 2000

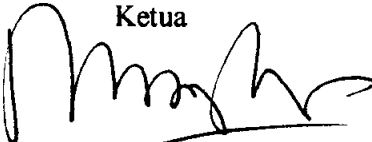
  
Ir. A.F. Luban Tobing, M.T.  
Pembimbing


  
DEWAN PENGUJI

  
Ir. Adi Suryanto  
Ketua

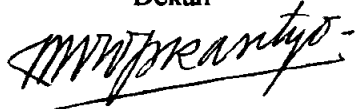
  
Ir. R. Sumarno, B.Sc.  
Anggota

Fakultas Teknik Elektro  
Ketua

  
Ir. R. Sumarno, B.Sc.

  
Ir. I. Satyoadi  
Anggota

Fakultas Teknik  
Dekan

  
Ir. Vincent W. Prasetyo, M.Sc.

## ABSTRAK

Dalam penyediaan suply daya listrik sering terjadi gangguan dalam kontinuitas penyampaiannya. Hal ini disebabkan oleh pengaturan instalasi beban yang tak seimbang, kontinuitas penyampaian yang jelek dan sebagainya. Bila ini terjadi, *Balance Voltage* yang seharusnya diharapkan oleh suatu beban yang mengkonsumsi listrik 3 phase akan terganggu. Dengan kata lain, *Unbalance voltage* tidak diproteksi akan menyebabkan beban 3 phase akan rusak atau terbakar, karena hanya mengkonsumsi dua phase atau *unbalance voltage* dengan waktu yang melebihi toleransi ketahanan alat atau beban. Hal tersebut dapat diatasi dengan menggunakan alat *unbalance voltage protection* yang mempunyai cara kerja sebagai berikut Tegangan tiap phase dari listrik 3 phase diimpitkan ke trafo *step-down* dan *rectifier*. Kemudian *ADC* akan mengkonversikan data dari *rectifier* dari setiap phase menjadi data digital. Data tersebut oleh *mikrocontroller 89C51* digunakan untuk mengontrol tegangan tiap phase dengan membandingkan toleransi tegangan dan *time-trip* yang dimasukkan melalui *keypad* sehingga mikrokontroller akan mengaktifkan atau tidak MCCB dengan melalui *relay-driver*. Tegangan tiap phase, tegangan toleransi, dan time trip ditampilkan di *LCD*. Dari hasil pengukuran dan percobaan alat dapat dilihat bahwa rangkaian tiap block ( *rectifier*, *ADC*, *Mickrokotroller*, *relay driver*.) dapat bekerja seperti yang diharapkan.

## **KATA PENGANTAR**

Atas berkat rahmat Tuhan Yang Maha Esa, maka penulis berhasil menyelesaikan dan menyusun naskah skripsi yang berjudul:

### **UNBALANCE VOLTAGE PROTECTION**

Skripsi ini adalah merupakan salah satu syarat yang harus ditempuh oleh setiap mahasiswa untuk meraih gelar kesarjanaan di jurusan Teknik Elektro, Fakultas Teknik, Universitas Katolik Widya Mandala Surabaya.

Dalam mengerjakan Skripsi ini penulis banyak mendapat bantuan dari berbagai pihak. Oleh karena itu penulis menyampaikan rasa terima kasih yang sebesar-besarnya kepada:

1. Ir. A.F. LUMBAN TOBING, M.T. Selaku dosen pembimbing yang telah banyak memberikan bimbingan dan pengarahan kepada penulis dalam menyelesaikan Skripsi ini.
2. Ir. R. SUMARNO, B.Sc. Selaku Ketua Jurusan Teknik Elektro Fakultas Teknik Universitas Katolik Widya Mandala Surabaya.
3. HARTONO PRANJOTO, Ph.D. Selaku Dosen Wali Studi.
4. Kedua orang tua yang telah banyak membantu secara moril, materiil, dan spirituil dalam mengerjakan Skripsi ini.
5. Seluruh staff pengajar dan kariawan administrasi Jurusan Teknik Elektro Fakultas Teknik Universitas Katolik Widya Mandala.

6. Rekan-rekan mahasiswa jurusan Teknik Elektro dan semua pihak yang telah memberikan dorongan dan bantuan baik secara langsung maupun tidak langsung.

Akhir kata, penulis berharap semoga sesuatu yang telah dihasilkan dalam pelaksanaan Skripsi ini dapat bermanfaat.

Surabaya, Juli 2000

Penulis

## DAFTAR ISI

ABSTRAK	i
KATA PENGANTAR	ii
DAFTAR ISI	iv
DAFTAR GAMBAR	vii
DAFTAR TABEL	ix
<b>BAB I. PENDAHULUAN</b>	
1.1. LATAR BELAKANG	1
1.2. TUJUAN	2
1.3. BATASAN MASALAH	2
1.4. METODOLOGI	3
1.5. SISTEMATIKA PENULISAN	3
<b>BAB II. TEORI PENUNJANG</b>	4
2.1. TRANSFORMATOR	4
2.2. TEORI SIMETRIS	5
2.3. DIODA	6
2.1. FORWARD BIAS	6
2.2. REVERSE BIAS	7
2.4. RANGKAIAN KONVERTER ANALOG KE DIGITAL (ADC)	7
2.4.1. ADC PARALEL KOMPARATOR	8
2.5. MIKROKONTROLLER 89C51	9
2.5.1. ARSITEKTUR MIKROKONTROLLER 89C51	11

2.5.1.1. MEMORI	11
2.5.1.2. REGISTER FUNGSI KHUSUS	16
2.5.1.3. INTERRUPSI	20
2.5.1.4. EPROM 2764	22
2.6. LCD DOT Matrik	24
<b>BAB III PERENCANAAN DAN PEMBUATAN PERANGKAT</b>	
<b>KERAS DAN LUNAK</b>	<b>25</b>
3.1. PERENCANAAN PERANGKAT KERAS	25
3.1.1. DIAGRAM BLOK	25
3.1.2. PERENCANAAN RANGKAIAN PENYEARAH	26
3.1.3. PERENCANAAN RANGKAIAN ADC	29
3.1.4. PERENCANAAN RANGKAIAN PENGGERAK RELAY	30
3.1.5. PERENCANAAN MIKROKONTROLLER 89C51	32
3.1.5.1.1. PERENCANAAN MEMORI	32
3.1.5.1.2. PERENCANAAN RANGKAIAN RESET	34
3.1.5.1.3. PERENCANAAN RANGKAIAN CLOCK	35
3.1.6. PERENCANAAN RANGKAIAN DISPLAY	36
3.2. PERENCANAAN PERANGKAT LUNAK	37
<b>BAB IV. PENGUJIAN ALAT</b>	<b>39</b>
4.1. PENGUJIAN DAN PENGUKURAN RANGKAIAN ADC DAN PENYEARAH	39
4.2. PENGUJIAN DAN PENGUKURAN SISTEM	41



<b>BAB V. PENUTUP</b>	<b>42</b>
<b>5.1. Kesimpulan</b>	<b>42</b>
<b>DAFTAR PUSTAKA</b>	
<b>LAMPIRAN</b>	

## **DAFTAR GAMBAR**

2.1. TRANSFOMATOR	4
2.2. TEGANGAN OUPUT PENYEARAH SETENGAH GELOMBANG	7
2.3. A/D KONVERTER PARAREL KOMPARATOR	8
2.4. DIAGRAM BLOCK MICKROKONTROLLER 89C51	11
2.5. STRUKTUR MEMORI MIKROKONTROLLER 89C51	12
2.6. MEMORI PROGRAM BAGIAN BAWAH MIKROKONTROLLER	13
2.7. KONFIGURASI PERANGKAT KERAS UNTUK EKSEKUSI MEMORI EKSTERNAL	14
2.8. ALAMAT BAWAH MEMORI DATA	15
2.9. KONFIGURASI UNTUK MENGAKSES MEMORI DATA EKSTERNAL	16
2.10. PETA SPESIAL FUNGTION REGISTER	17
2.11. SUSUNAN BIT PROGRAM STATUS WORD	19
2.12. SUSUNAN BIT INTERRUPT ENABLE(IE)	22
2.13. EPROM 2764	23
3.1. DIAGRAM BLOCK SISTEM YANG DIRENCANAKAN	26
3.2. RANGKAIAN PENYEARAH GELOMBANG PENUH	27
3.3. TEGANGAN OUTPUT PENYEARAH FULL WAVE	27
3.4. RANGKAIAN ADC	30
3.5. RANGKAIAN PENGGERAK RELAY	31

3.6. PERENCANAAN MEMORI	34
3.7. RANGKAIAN RESET DAN CLOCK	36
3.8. DIAGRAM ALIR PERANGKAT LUNAK	38
4.1. RANGKAIAN UKUR ADC DAN PENYEARAH	39

## **DAFTAR TABEL**

2.1. NAMA DAN ALAMAT REGISTER PADA REGISTER FUNGSI KHUSUS	17
2.2. PEMILIHAN REGISTER BANK DENGAN SR0 DAN RS1	19
2.3. ALAMAT RUTIN INTRUPSI	21
3.1. TABEL KEBENARAN DARI 74LS753	33
3.2. OPERASI DASAR LED	37
4.1. HASIL PENGUKURAN KARAKTERISTIK ADC	40
4.2. HASIL PENGUKURAN SISTEM	41